

产品特点

- 采样率: 5MSps
- 18 位分辨率, 无失码
- 交流和直流特性 (典型值):
动态范围 (DR): 96.5dB;
信噪比 (SNR): 95.5dB;
- 无杂散动态范围 (SFDR): 120dB;
- 总谐波失真 (THD): -113dB;
线性误差 (INL): ± 2.0 LSB;
- 微分误差 (DNL): ± 0.99 LSB;
低功耗: 64.5mW;
- 电源电压: 1.8V/5.0V
- 差分模拟输入范围:
- 允许 $\pm V_{REF}$ (0V 到 $+V_{REF}$ 内) 任何输入范围, V_{REF} 最大值 5V, 典型值 4.096V~5V
- SAR 结构: 无流水线延迟
- 数字逻辑接口: 1.8V
- 串行 LVDS 接口
- 工作温度范围: -40°C 到 $+85^{\circ}\text{C}$
- 32 引脚, 塑料封装 QFN32

产品应用

- 数字成像系统
- 数字 X 射线机
- 医学数字断层扫描
- 红外摄像头
- 核磁共振检查 (MRI) 梯度控制
- 高精度数据采集
- 光谱分析

产品描述

该型 A/D 转换器是一款 18 位、5MSPS 逐次逼近型模数转换器, 其包括低功耗、高速 18 位模数转换器核心、内部转换时钟产生电路、误差校正电路和通用串行接口。在转换控制信号 (CNV) 上升沿, 器件采样输入端口 IN+和 IN-的电压差, 该两端口之间的输入规定为 0V 到 V_{REF} 之间反向的电压信号。器件所有转换结果通过串行高速 LVDS 接口输出。A/D 转换器采用 32 引脚 QFN32 封装, 器件推荐工作温度范围为 -40°C ~ $+85^{\circ}\text{C}$ 。

功能框图

18 位 5MSps A/D 转换器功能框图如图 1。

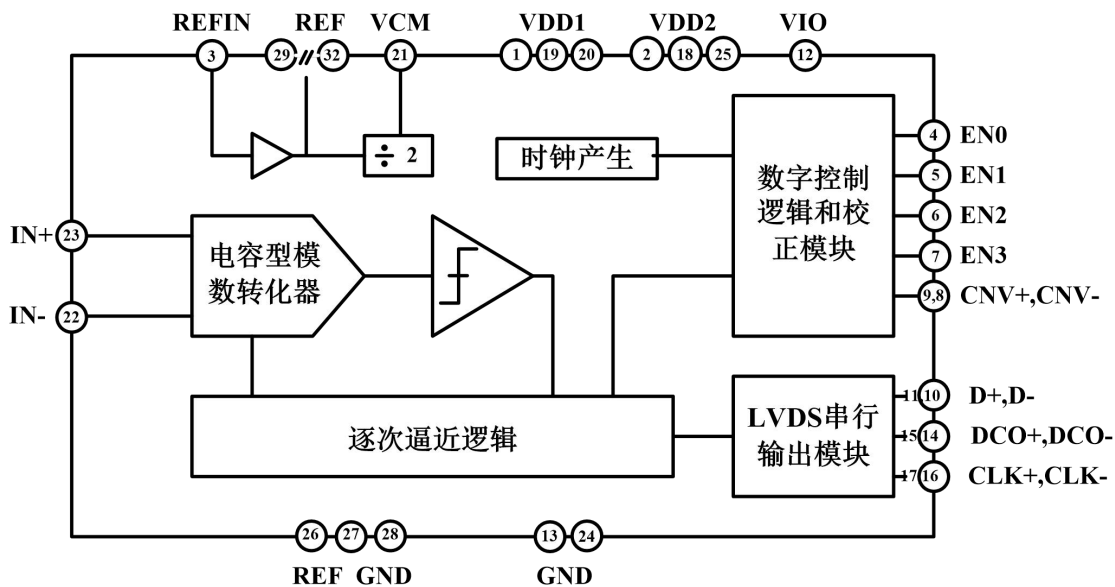


图 1 功能框图

时序图

18 位 5MSps A/D 转换器推荐使用的时序如图 2 所示

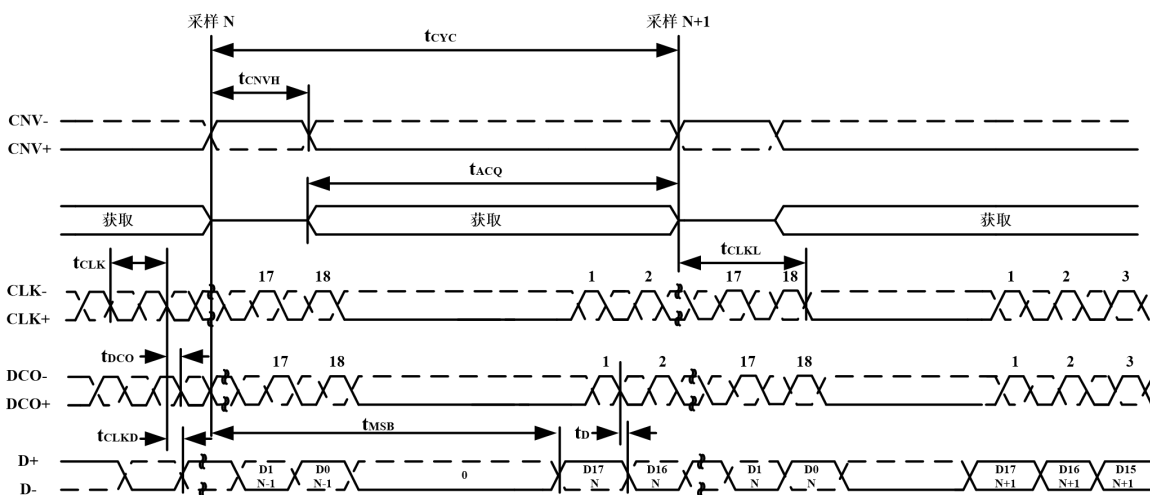


图 2 转换启动和数据输出时序图

控制信号逻辑组合表

CBM79D60G 型 18 位 A/D 转换器控制端逻辑组合表如下：

EN3	EN2	EN1	EN0	REFIN	基准电压模式描述
X	0	0	0	X	掉电模式，电流全部关闭，包括 LVS 接口
X	0	0	1	0V	LVDS 接口上电，内部基准电压禁用，5V 外借基准，采样带宽 28MHz(推荐使用模式)
X	0	0	1	2.048V	内部基准使能，外接 2.048V，REF 上提供 4.096V 电压，采样带宽 28MHz
X	0	1	0	0V	内部基准电压禁用，4.096V 外接基准，采样带宽 28MHz
X	0	1	1	0V	休眠模式
0	1	0	0	X	LVDS 测试码输出
1	1	0	0	X	正常工作无效
X	1	0	1	0V	内部基准电压禁用，5V 外借基准，采样带宽 9MHz
X	1	0	1	2.048V	内部基准使能，外接 2.048V，REF 上提供 4.096V 电压，采样带宽 9MHz
X	1	1	0	0V	内部基准电压禁用，4.096V 外接基准，采样带宽 9MHz
X	1	1	1	0V	休眠模式

注：X 表示无关位

产品外形图

18 位 A/D 转换器封装外形图如图 3。

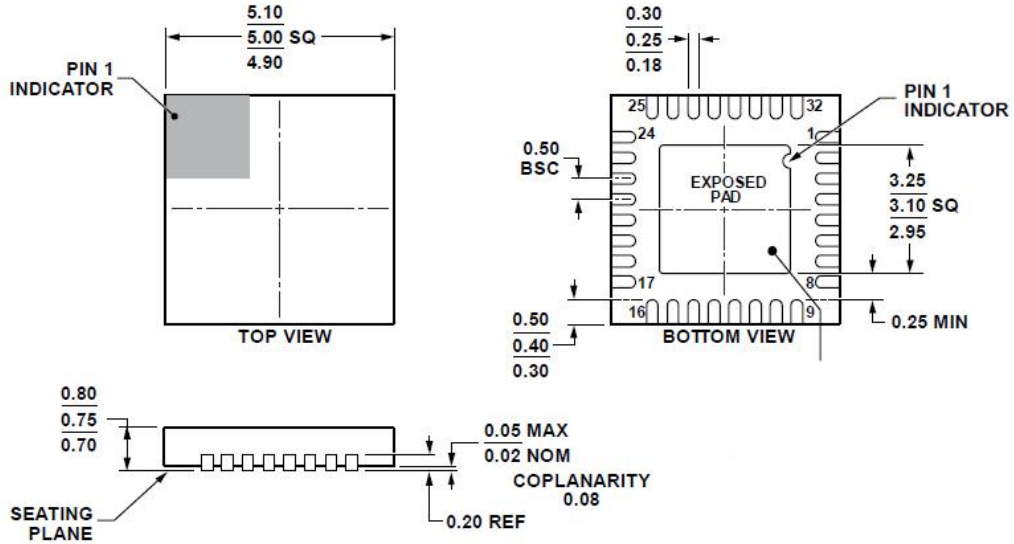


图 3 外形图

引脚配置

18 位 A/D 转换器引出端如图 4。

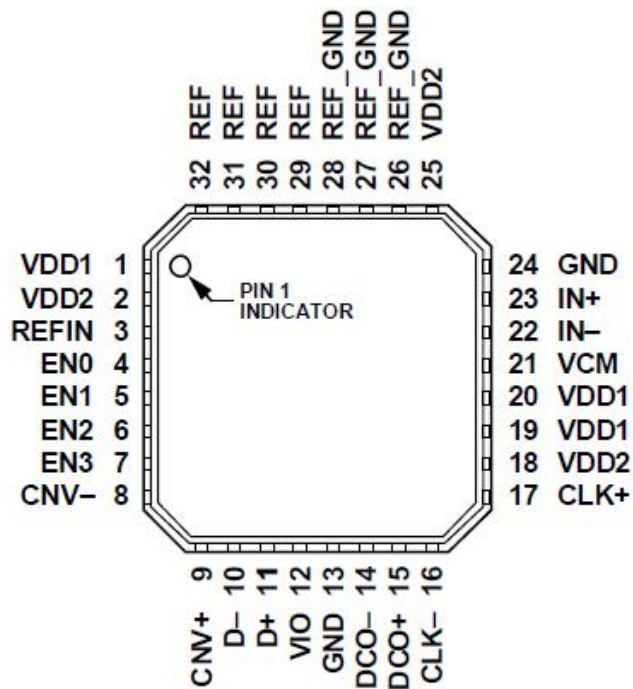


图 4 引脚配置

引脚简述

引出端序号	符号	功能	引出端序号	符号	功能
1	V _{DD1}	5V 模拟电源	17	CLK+	时钟输入正端
2	V _{DD2}	1.8V 模拟电源	18	V _{DD2}	1.8V 模拟电源
3	REF _{IN}	参考电压输入端	19	V _{DD1}	5V 模拟电源
4	EN ₀	工作状态控制端	20	V _{DD1}	5V 模拟电源
5	EN ₁	工作状态控制端	21	VCM	共模电平输出端
6	EN ₂	工作状态控制端	22	IN-	模拟输入负端
7	EN ₃	工作状态控制端	23	IN+	模拟输入正端
8	VNC-	转换触发输入负端	24	GND	地
9	VNC+	转换触发输入正端	25	V _{DD2}	1.8V 模拟电源
10	D-	数据串行输出负端	26	GND _{REF}	参考地
11	D+	数据串行输出正端	27	GND _{REF}	参考地
12	V _{IO}	1.8V 端口电源	28	GND _{REF}	参考地
13	GND	地	29	V _{REF}	5V 参考电压
14	DCO-	时钟输出负端	30	V _{REF}	5V 参考电压
15	DCO+	时钟输出正端	31	V _{REF}	5V 参考电压
16	CLK-	时钟输入负端	32	V _{REF}	5V 参考电压

注：热沉接模拟地。

推荐工作条件

- 模拟电源电压 1 (VDD1): 4.75V ~ 5.25V;
- 模拟电源电压 2 (VDD2): 1.71V ~ 1.89V;
- I/O 电源电压 (VIO): 1.71V ~ 1.89V;
- 模拟共模输入电压范围 (VIC): 2.45V ~ 2.55V;
- 时钟输入占空比: 典型 50%±10%;
- 串行接口时钟输入频率 (fclk): 250MHz;
- 时钟频率范围 (fs): 250MHz ~ 300MHz;
- 工作环境温度 (TA): -40°C ~ 85°C;
- 模拟信号输入范围: -5V ~ +5V;
- 工作输入电压: -0.1V ~ +5.1V;
- 参考电压范围: 4.096V~5V。

性能指标

参数名称	符号	条件	性能指标			单位
			最小值	典型值	最大值	
分辨率	RES	V _{DD1} =5V, V _{DD2} =1.8V, V _{IO} =1.8V,	18			Bits
电源 VDD1 电流	I _{VDD1}	EN0-EN3=1001, REFIN=0	—	0.9	2.0	mA
电源 VDD2 电流	I _{VDD2}	EN0-EN3=1001, REFIN=0	—	7.8	15	mA
电源 VIO 电流	I _{VIO}	EN0-EN3=1001, REFIN=0	—	9.0	15	mA
功耗	PD	EN0-EN3=1001, REFIN=0	—	35	75	mW
无失码 a	—	f _{IN} =1kHz, V _{REF} =5V	18			Bits
线性误差	E _L	f _{IN} =1kHz, V _{REF} =5V	-6.0	+1.5/ -1.5	+6.0	LSB
微分误差	E _{DL}	f _{IN} =1kHz, V _{REF} =5V	-0.99	+0.85/ -0.60	+1.75	LSB
跃迁噪声	N _{TRA}	f _{IN} =DC, V _{REF} =5V	—	1.25	+5.0	LSB
失调误差	E _O	f _{IN} =DC, V _{REF} =5V	-25	+1.00	+25	LSB
失调误差漂移	ΔE _O		-8	+0.20	+8	ppm/°C
增益误差	E _G	f _{IN} =DC, V _{REF} =5V	-50	-10	+50	LSB
增益误差漂移	ΔE _G		-16	+0.20	+16	ppm/°C

数字输入高电平	V_{IH}	$V_{DD1}=5V, V_{DD2}=1.8V, V_{IO}=1.8V$	1.5	1.5	—	V
数字输入低电平	V_{IL}		—	0.3	0.3	V
动态范围	DR	$f_{IN}=DC, V_{REF}=5V$	94	97.5	—	dB
		$f_{IN}=DC, V_{REF}=4.096V$	93	96.0	—	
信噪比	SNR	$f_{IN}=1kHz, V_{REF}=5V$	93	95.5	—	dB
		$f_{IN}=1kHz, V_{REF}=4.096V$	92	95.0	—	
有效位数	$ENOB$	$f_{IN}=1kHz, V_{REF}=5V$	14.9	15.70	—	bits
		$f_{IN}=1kHz, V_{REF}=4.096V$	14.8	15.60		bits
信噪失真比	$SINAD$	$f_{IN}=1kHz, V_{REF}=5V$	92	95.0	—	dB
		$f_{IN}=1kHz, V_{REF}=4.096V$	91.5	94.5	—	dB
无杂散动态范围	$SFDR$	$f_{IN}=1kHz, V_{REF}=5V$	105	115.0	—	dB
		$f_{IN}=1kHz, V_{REF}=4.096V$	101	107.0	—	dB
总谐波失真	THD	$f_{IN}=1kHz, V_{REF}=5V$	—	-113.0	-101	dB
		$f_{IN}=1kHz, V_{REF}=4.096V$	—	-108.0	-98	dB
采样率	S_{Rmax}	$f_{IN}=1kHz, V_{REF}=5V$	—	—	5	MSPS
转换时间间隔	t_{CYC}	$f_{IN}=1kHz, V_{REF}=5V$	200	200	—	ns
CNV 高脉冲宽度	t_{CNVH}	$f_{IN}=1kHz, V_{REF}=5V$	10	20	120	ns
输出数据采样频率	f_{CLK}	$f_{IN}=1kHz, V_{REF}=5V$	150	100	250	MHz
CLK 到 DCO 的延迟	t_{DCO}	$V_{DD1}=5V, V_{DD2}=1.8V,$ $V_{IO}=1.8V,$	0	2.8	10	ns

^a 无失码由微分误差 (E_{DL}) 表征, 当 $E_{DL} > -1LSB$ 时认为无失码。

主要特性曲线图（电特性测试图）

INL、DNL 测试图

18 位 A/D 转换器静态如图 5 所示。

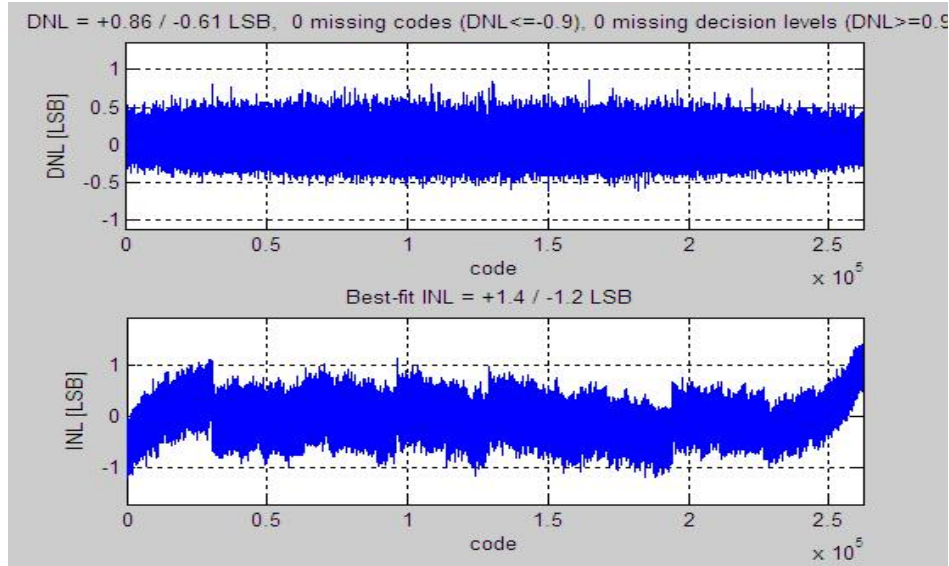


图 5 18 位 A/D 转换器静态特性曲线图

动态参数测试曲线

18 位 A/D 转换器典型 FFT 频谱图如图 6 所示。

测试条件：采样频率：fCLK=5MHz，输入信号频率：fIN=1kHz，输入信号幅度：-1dBFS；

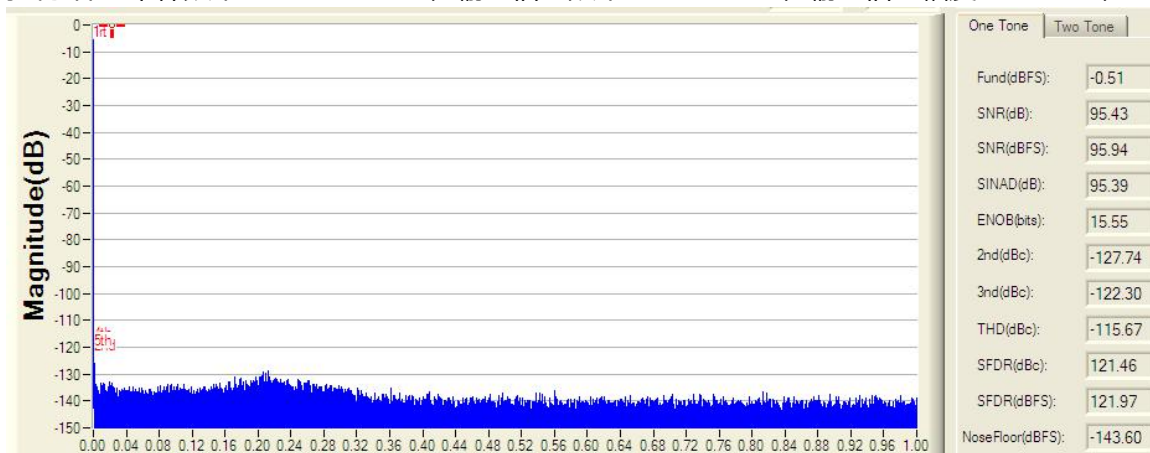


图 6 18 位 A/D 转换器动态特性曲线图

18 位 A/D 转换器随输入信号频率动态性能变化曲线

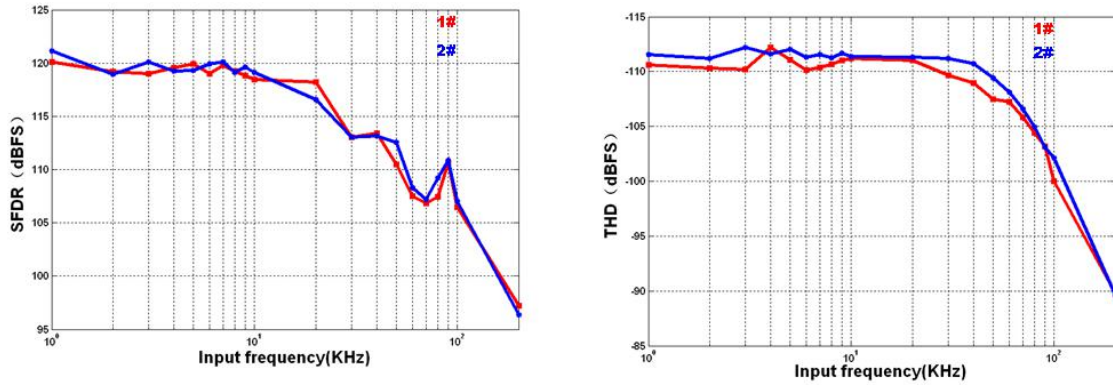


图 7 18 位 A/D 转换器 SFDR/SNR 指标随输入信号频率变化曲线

典型应用线路图

下图是 A/D 转换器推荐应用线路图：

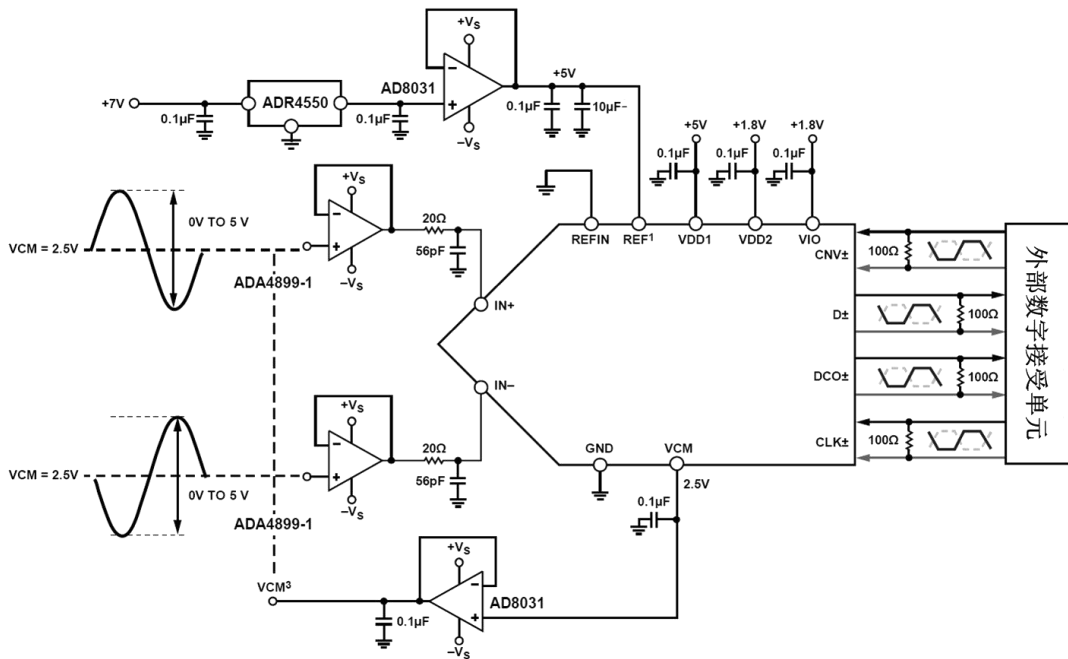


图 8 A/D 转换器使用线路图

注意事项

1. 产品安装注意事项:

使用时，切忌电路插反，否则可能导致电路损坏。

2. 产品使用注意事项:

要求应用对象电路板有一个完整干净的地。

要求应用对象为多层布线板且内含独立的地层。

要求应用对象电路板的数字地和模拟地尽量分离，不要将数字线布于模拟线旁边或布于 ADC 底下。

模拟电源 VDD、数字输出电源 VDDO 和基准输出 VCM 要接高质量的陶瓷旁路电容，且旁路电容要尽量靠近管脚，连接管脚和旁路电容的连线越短越宽越好。

差分输入应尽量靠近且相互平行。

输入连线应尽量短以最小化寄生电容和噪声引入。

非常重要的是，芯片的地应该通过尽量多的渠道和足够多的面积与 PCB 板的地层相连。

3. 产品防护注意事项:

该电路所有引出端均设计有静电保护结构，不过大能量电脉冲仍然可能损坏电路，因此在测试、搬运、储藏过程中，应注意静电防护。

常见故障及处理办法

- 1) 无信号输出：检查电源电压、输入信号、时钟是否正确加载。
- 2) 出现溢出信号：检查基准选择是否合适，与输入信号幅度是否匹配。
- 3) 器件工作不稳定：检查电源，保证电源电压稳定。